

AD8072/AD8073

特長

非常に低価格

優れたビデオ特性 ($R_L=150\Omega$)

10 MHzまで0.1 dBのゲイン平坦性

0.05%の微分ゲイン誤差

0.1°の微分位相誤差

低消費電力

3.5 mA/アンプの電源電流

+5 V～+12 V単電源で動作

高速

100 MHz、-3 dBの帯域幅 ($G=+2$)

500 V/ μ sのスルーレート

0.1%まで25 nsの高速セトリング時間

容易に使用

30 mAの出力電流

+5 V単電源で電源の1.3 Vまでの出力振幅

アプリケーション

ビデオ・ライン・ドライバ

パソコンのビデオ用拡張ボード

システムのRGBまたはS-ビデオ用のアンプ

概要

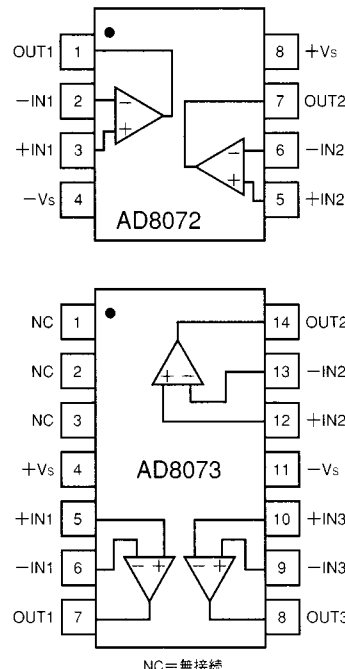
AD8072 (デュアル) とAD8073 (トリプル) は、低価格が要求される高ボリュームのアプリケーションに使われることを念頭に置いた、低価格の電流帰還型アンプです。この製品は、低価格にも関わらず150 Ω のビデオ負荷に対して優れた性能を示します。しかも、電源電流はアンプ毎にわずか3.5 mAです。さらにAD8073は、14ピンの幅狭SOICパッケージに3個のアンプを内蔵しています。これは、小さなサイズが重要なアプリケーションに最適です。各アンプの入出力は柔軟性が高く、ゲインを設けることも簡単です。

このデバイスは、各アンプ毎に30 mAの電流を出力できます。また一端を終端したビデオ負荷 (150 Ω) をドライブするのに最適です。さらにこの電流帰還型アンプは、10 MHzまでの0.1 dBゲイン平坦性を備えています。微分ゲインと微分位相はそれぞれ0.05%と0.1°です。これにより、AD8072とAD8073はビジネス機器や民生用ビデオ機器に最適な製品と言えます。

両製品共に、+5 V～+12 V単電源で動作します。また、各アンプは+5 V単電源でビデオ信号を扱うために、正/負電源から1.3 Vの範囲まで出力できます。

100 MHzの広帯域幅、500 V/ μ sのスルーレートおよび0.1%まで25 nsのセトリング時間等により、AD8072とAD8073は+5 V単電源または最高 ± 6 Vの両電源を使う高速のアプリケーションで汎用的に利用できます。AD8072は、8ピンのプラスチックDIPとSOICパッ

機能ブロック図



ケージで供給されています。またAD8073は、14ピンのプラスチックDIPとSOICパッケージで供給されています。両製品共に、0°C～+70°Cの民生温度範囲で動作します。

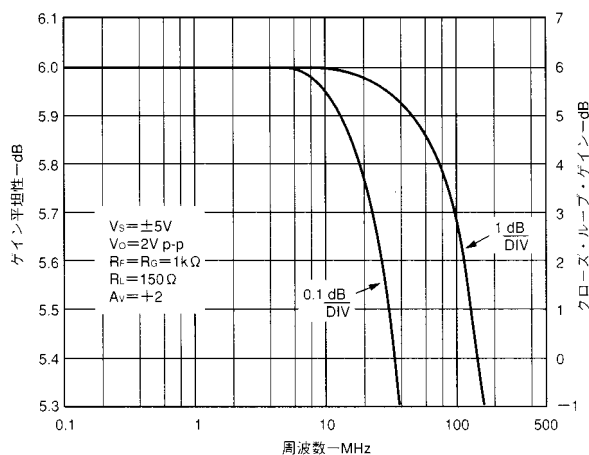


図1. 大信号周波数応答

アナログ・デバイス社が提供する情報は正確で信頼できるものを期していますが、当社はその情報の利用、また利用したことにより引き起こされる第三者の特許または権利の侵害に関して一切の責任を負いません。さらにアナログ・デバイス社の特許または特許の権利の使用を許諾するものでもありません。

AD8072/AD8073—仕様

電気的特性 (特に指定のない限り@ $T_A=+25^{\circ}\text{C}$ 、 $V_S=\pm 5\text{ V}$ 、 $R_L=150\ \Omega$)

パラメータ	条件	AD8072J/AD8073J			単位
		Min	Typ	Max	
ダイナミック性能	$R_F=1\text{ K}\Omega$				
−3 dB帯域幅、小信号	ピーキング無し、 $G=+2$	80	100		MHz
0.1 dB帯域幅、小信号	ピーキング無し、 $G=+2$	8	10		MHz
スルーレート	$V_O=4\text{ V}$ ステップ		500		V/ μS
0.1%までのセトリング時間	$V_O=2\text{ V}$ ステップ		25		ns
歪み／ノイズ性能	$R_F=1\text{ K}\Omega$				
微分ゲイン	$f=3.58\text{ MHz}$ 、 $G=+2$		0.05	0.15	%
微分位相	$f=3.58\text{ MHz}$ 、 $G=+2$		0.1	0.3	度
クロストーク	$f=5\text{ MHz}$		60		dB
入力電圧ノイズ	$f=10\text{ kHz}$		3		nV/ $\sqrt{\text{Hz}}$
入力電流ノイズ	$f=10\text{ kHz}(\pm I_{IN})$		6		pA/ $\sqrt{\text{Hz}}$
DC性能					
トランスインピーダンス			0.3		$\text{M}\Omega$
入力オフセット電圧	$T_{\text{MIN}} \sim T_{\text{MAX}}$		2	6	mV
				8	mV
オフセット・ドリフト			11		$\mu\text{V}/^{\circ}\text{C}$
入力バイアス電流 (±)			4	12	μA
入力バイアス電流ドリフト (±)			12		nA/ $^{\circ}\text{C}$
入力特性					
−入力抵抗			120		Ω
+入力抵抗			1		$\text{M}\Omega$
入力容量			1.6		pF
同相除去比	$V_{\text{CM}}=-3.8\text{ V} \sim +3.8\text{ V}$		56		dB
入力同相電圧範囲			± 3.8		V
出力特性					
+出力電圧振幅	$R_L=10\ \Omega$	3	3.3		V
−出力電圧振幅		2.25	3		V
出力電流			30		mA
短絡回路電流			80		mA
電源					
動作範囲	$V_S=\pm 4\text{ V} \sim \pm 6\text{ V}$		$\pm 2.5 \sim \pm 6$		V
電源除去比			70		dB
アンプ毎の静止電流			3.5	5	mA
動作温度範囲		0		+70	$^{\circ}\text{C}$

仕様は予告無しに変更する場合があります。

AD8072/AD8073

電気的特性 (特に指定のない限り@ $T_A = +25^\circ\text{C}$ 、 $V_S = +5\text{V}$ 、 $R_L = 2.5\text{V}$ に対して 150Ω)

パラメータ	条件	AD8072J/AD8073J			単位
		Min	Typ	Max	
ダイナミック性能	R _F =1 KΩ				
−3 dB帯域幅、小信号	ピーキング無し、G=+2	78	100		MHz
0.1 dB帯域幅、小信号	ピーキング無し、G=+2	7.8	10		MHz
スルーレート	V _O =2 Vステップ		350		V/ μS
0.1%までのセトリング時間	V _O =2 Vステップ		25		ns
歪み／ノイズ性能	R _F =1 KΩ				
微分ゲイン	f=3.58 MHz、G=+2、1.5 Vに対するR _L		0.1		%
微分位相	f=3.58 MHz、G=+2、1.5 Vに対するR _L		0.1		度
クロストーク	f=5 MHz		60		dB
入力電圧ノイズ	f=10 kHz		3		nV/√Hz
入力電流ノイズ	f=10 kHz(±I _{IN})		6		pA/√Hz
DC性能					
トランスインピーダンス	T _{MIN} ∼ T _{MAX}		0.25		MΩ
入力オフセット電圧			1.5	4	mV
				6	mV
オフセット・ドリフト			9		μV/°C
入力バイアス電流(±)			3	10	μA
入力バイアス電流ドリフト(±)			10		nA/°C
入力特性					
−入力抵抗	V _{CM} =+1.2 V ∼ +3.8 V		120		Ω
+入力抵抗			1		MΩ
入力容量			1.6		pF
同相除去比			54		dB
入力同相電圧範囲			+1.2 ∼ +3.8		V
出力特性					
出力電圧振幅	R _L =10 Ω	+1.5 ∼ +3.5	+1.3 ∼ +3.7		V
出力電流			20		mA
短絡回路電流			60		mA
電源					
動作範囲	V _S =+4 V ∼ +6 V		±2.5 ∼ ±6		V
電源除去比			64		dB
アンプ毎の静止電流			3	4.5	mA
動作温度範囲		0		+70	°C

仕様は予告無しに変更する場合があります。

AD8072/AD8073

絶対最大定格¹

電源電圧 12.6 V

内部消費電力²

AD8072 8ピン・プラスチック (N) 1.3 W

AD8072 8ピンSO (SO-8) 0.9 W

AD8073 14ピン・プラスチック (N) 1.6 W

AD8072 14ピンSO (R) 1.0 W

入力電圧 (同相) $\pm V_S$

差動入力電圧 (同相) ± 1.25 V

出力短絡回路期間

電力ディレーティング曲線を参照

動作温度範囲

NおよびRパッケージ $-65^{\circ}\text{C} \sim +125^{\circ}\text{C}$

リード温度 (ハンダ付け、10秒) $+300^{\circ}\text{C}$

注

¹ “絶対最大定格”を超えるストレスは、デバイスを永久的に破壊する場合があります。この定格はデバイスの単なるストレスの度合いであり、基本的な動作あるいは動作の項に示す他の条件においてこの定格は考慮されていません。デバイスのある項目についての絶対最大定格の状態に長時間さらすとデバイスの信頼性に影響を与えます。

² 空冷無しのデバイスの仕様は：

8ピン・プラスチック・パッケージ： $\theta_{JA}=90^{\circ}\text{C/W}$

8ピンSOICパッケージ： $\theta_{JA}=140^{\circ}\text{C/W}$

14ピン・プラスチック・パッケージ： $\theta_{JA}=75^{\circ}\text{C/W}$

14ピンSOICパッケージ： $\theta_{JA}=120^{\circ}\text{C/W}$

オーダー・ガイド

モデル名	温度範囲	パッケージ	パッケージオプション
AD8072JN	$0^{\circ}\text{C} \sim +70^{\circ}\text{C}$	8ピン・プラスチックDIP	N - 8
AD8072JR	$0^{\circ}\text{C} \sim +70^{\circ}\text{C}$	8ピンSOIC	SO - 8
AD8072JR-REEL	$0^{\circ}\text{C} \sim +70^{\circ}\text{C}$	リール8ピンSOIC	SO - 8
AD8073JN	$0^{\circ}\text{C} \sim +70^{\circ}\text{C}$	14ピン・プラスチックDIP	N - 14
AD8073JR	$0^{\circ}\text{C} \sim +70^{\circ}\text{C}$	14ピン幅狭SOIC	R - 14
AD8073JR-REEL	$0^{\circ}\text{C} \sim +70^{\circ}\text{C}$	リール14ピンSOIC	R - 14

最大消費電力

AD8072およびAD8073が安全に消費できる最大消費電力は、接合温度の上昇に関連して制約を受けます。プラスチックに実装されているデバイスの最大安全接合温度は、約 $+150^{\circ}\text{C}$ のプラスチックの溶解温度で決められます。この制限値を一時的に超えると、パッケージからチップにかかるストレスが変化し、仕様パラメータが変動してしまいます。また接合温度が長期間 $+175^{\circ}\text{C}$ を超えた場合、デバイスを破壊してしまうことがあります。

AD8072とAD8073は内部で短絡回路保護を施していますが、すべての状況下で最大接合温度($+150^{\circ}\text{C}$)を超えないという保証にはなりません。適切に動作させるために、図2と図3の最大消費電力ディレーティング曲線を参照して下さい。

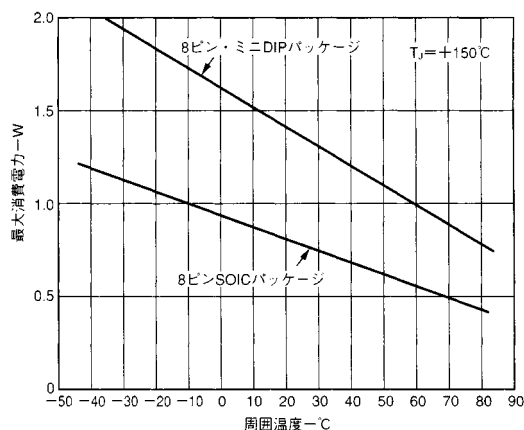


図2. AD8072の最大消費電力と温度

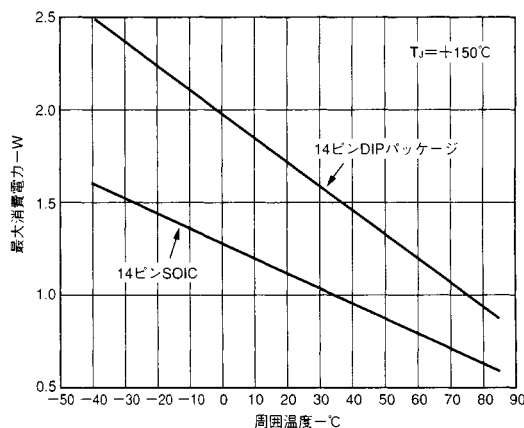


図3. AD8073の最大消費電力と温度

注意

ESD (静電放電) の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることもあります。このAD8072とAD8073には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。



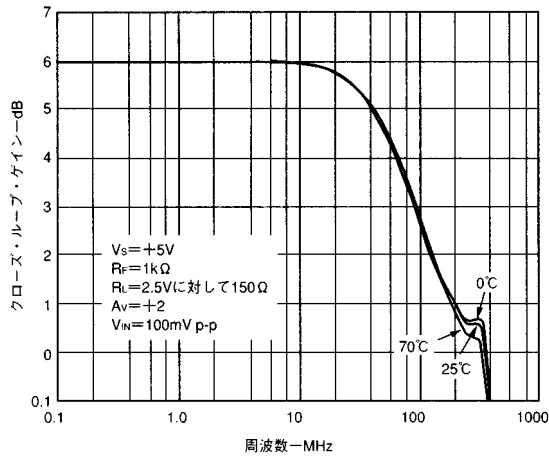


図4. 全温度範囲に対する周波数応答: $V_s = \pm 5V$

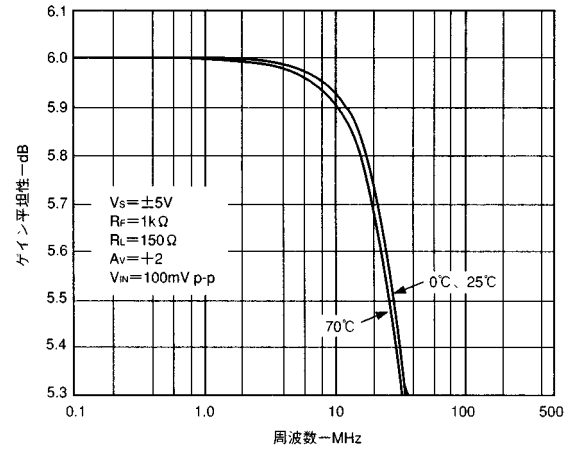


図7. 0.1 dB平坦性と全温度範囲に対する周波数: $V_s = \pm 5V$

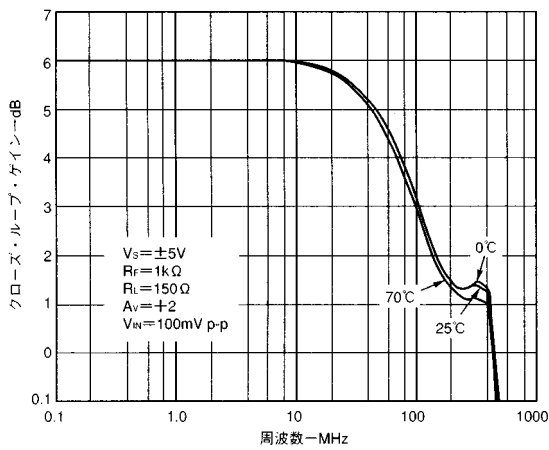


図5. 全温度範囲に対する周波数応答: $V_s = \pm 5V$

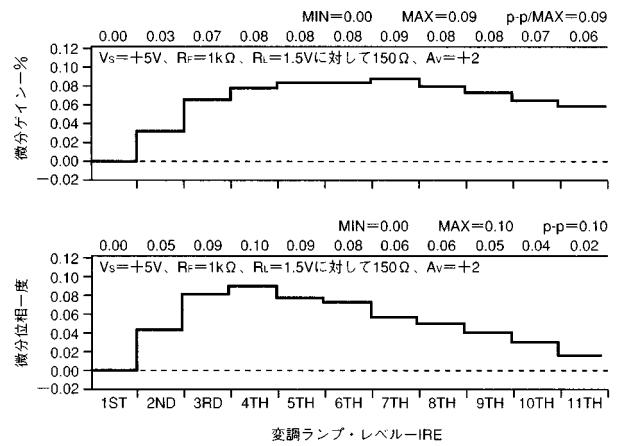


図8. 微分ゲインと位相, $V_s = +5V$

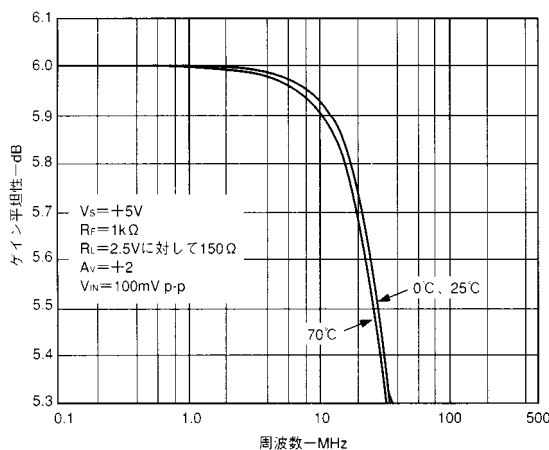


図6. 0.1 dB平坦性と全温度範囲に対する周波数応答: $V_s = +5V$

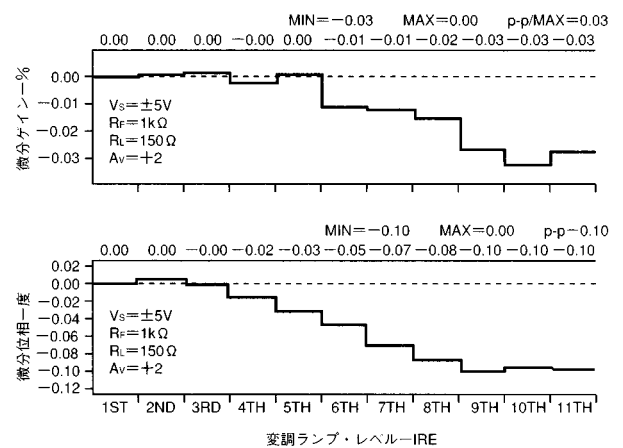


図9. 微分ゲインと位相, $V_s = \pm 5V$

AD8072/AD8073

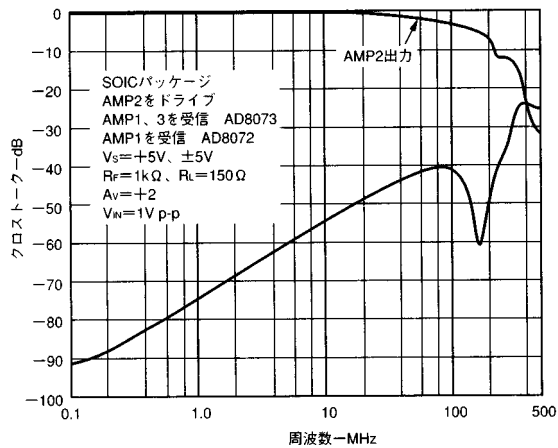


図10. クロストークと周波数応答

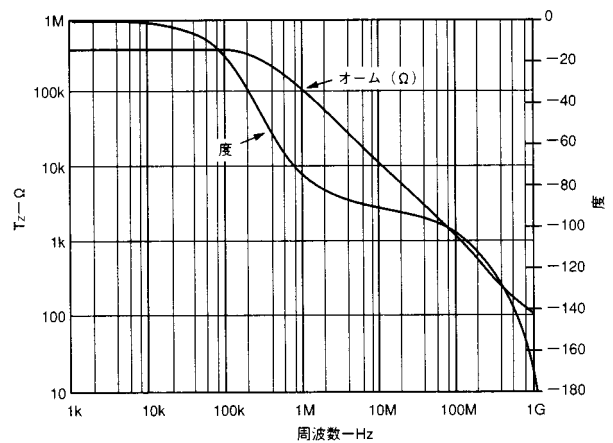


図13. オープン・ループ・トランスインピーダンスと周波数応答

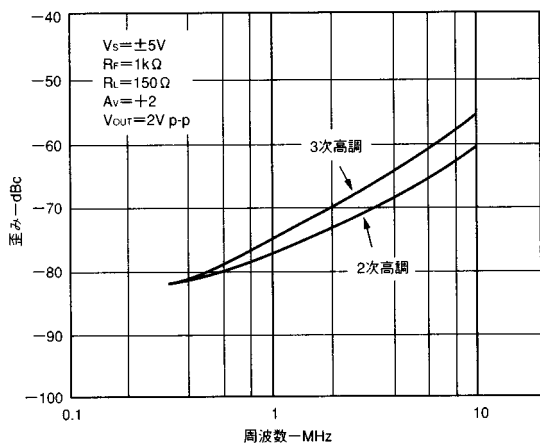


図11. 歪みと周波数応答、 $V_S = \pm 5V$

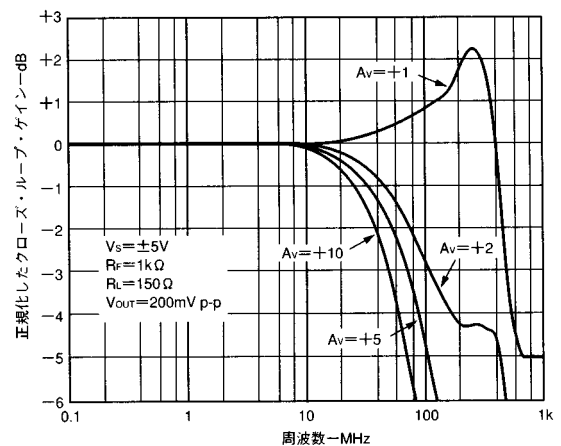


図14. 正規化した周波数応答、 $V_S = \pm 5V$

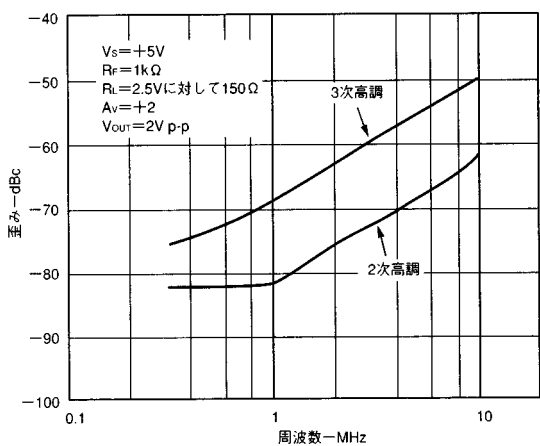


図12. 歪みと周波数応答、 $V_S = +5V$

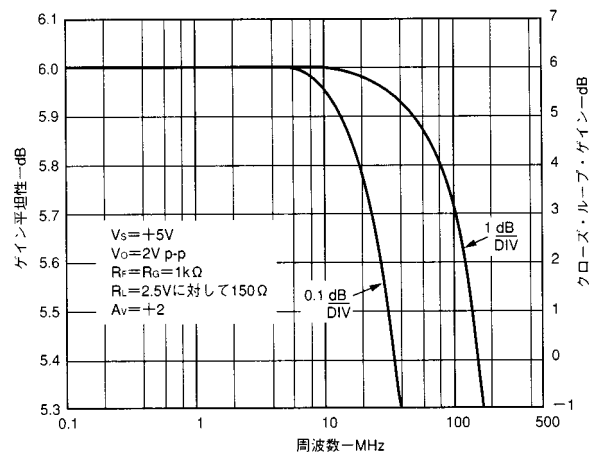


図15. 大信号周波数応答

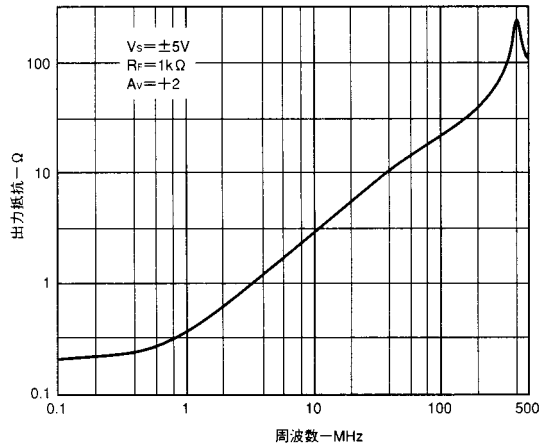


図16. 出力抵抗と周波数応答、 $V_s = \pm 5V$

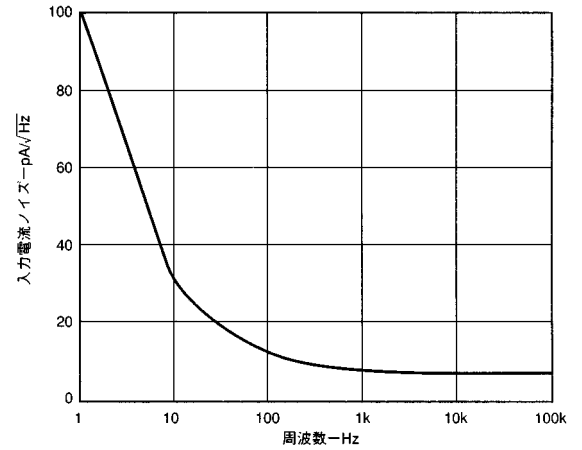


図18. ノイズと周波数応答、 $V_s = \pm 5V$

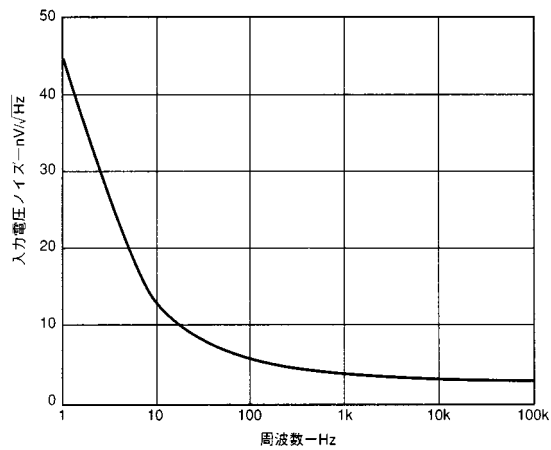


図17. ノイズと周波数応答、 $V_s = \pm 5V$

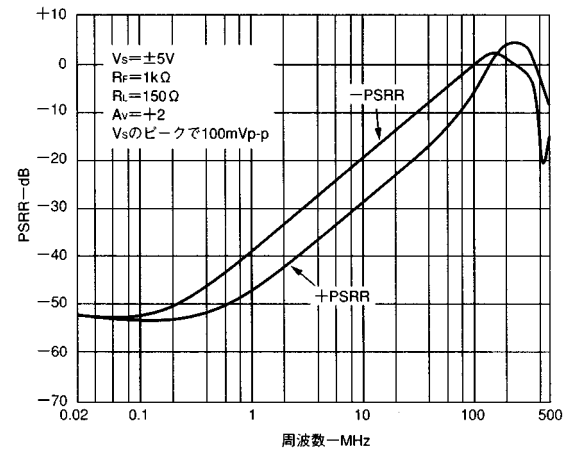


図19. PSRRと周波数応答

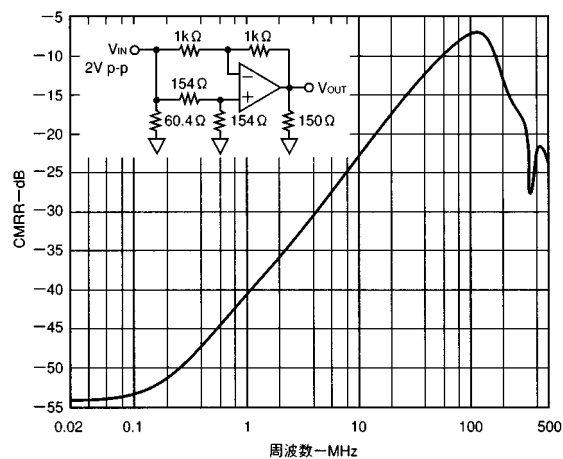


図20. CMRRと周波数応答、 $V_s = \pm 5V$

AD8072/AD8073

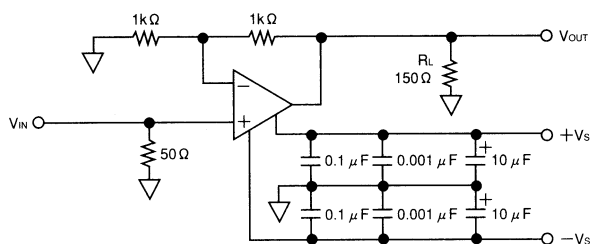


図21. テスト回路、ゲイン=+2

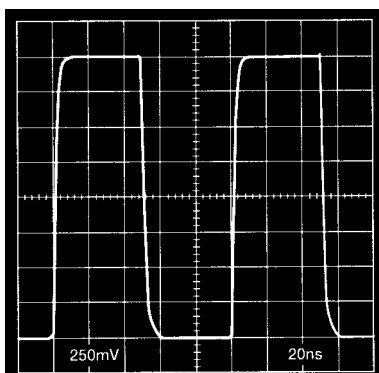


図22. 2Vステップ、 $G=+2$ 、 $V_S=\pm 5V$

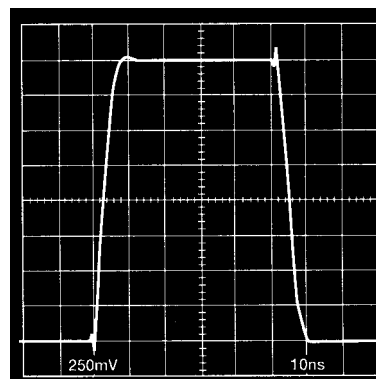


図25. 2Vステップ、 $G=+2$ 、 $V_S=\pm 2.5V$

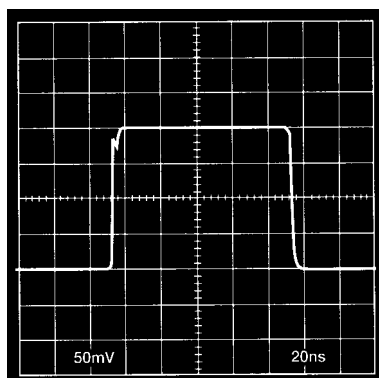


図23. 200mVステップ、 $G=+2$ 、 $V_S=\pm 5V$

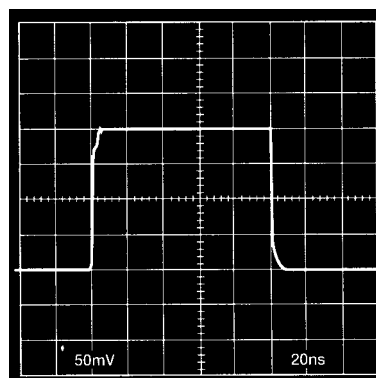


図26. 200mVステップ、 $G=+2$ 、 $V_S=\pm 2.5V$

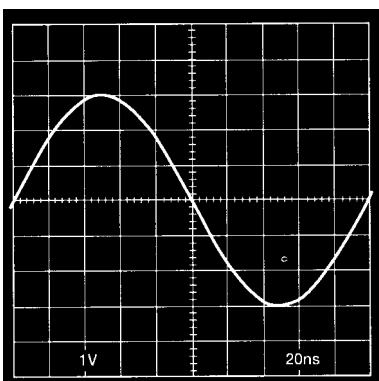


図24. サイン波応答、 $G=+2$ 、 $V_S=\pm 5V$

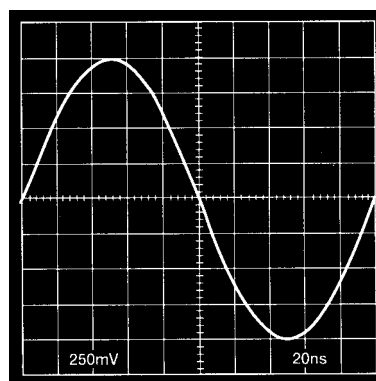


図27. サイン波応答、 $G=+2$ 、 $V_S=\pm 2.5V$

注： $V_S=\pm 2.5V$ 動作は、 $V_S=+5V$ 単電源動作と同一です。

アプリケーション情報

オーバードライブからの回復

出力または入力がある範囲を超えた際に、アンプのオーバードライブ状態が発生します。アンプは、このオーバードライブ状態から回復し、通常動作に復帰しなければなりません。図28に示すように、AD8072およびAD8073は、正のオーバードライブから75 nsで、また負のオーバードライブから30 nsで回復します。

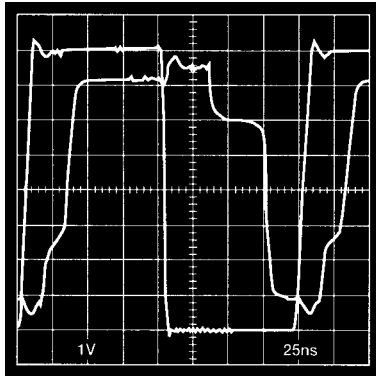


図28. 過負荷よりの回復、 $V_S = \pm 5V$ 、 $V_{IN} = 8 V_{p-p}$ 、 $R_F = 1 k\Omega$ 、 $R_L = 150 \Omega$ 、 $G = +2$

帯域幅とフィードバック抵抗の値の関係

電流帰還型アンプのクローズ・ループ周波数応答は、フィードバック抵抗と関係があります。フィードバック抵抗の値を小さくすると、帯域幅が広がります。しかしフィードバック抵抗の値が非常に小さい場合、ゲイン平坦性に影響を与える可能性があります。実験を行った結果、AD8072/AD8073の最低抵抗値は649 Ω でした。この抵抗値未満では、ゲイン平坦性に影響を与え、デバイスのロット毎の性能の違いが顕著になります。図29は、フィードバック抵抗とゲイン抵抗が共に649 Ω で、ゲインが+2の時のAD8072/AD8073の周波数応答です。

一方、電流帰還型アンプの帯域幅は、フィードバック抵抗の値を増すと減少します。このことは、システムのノイズ帯域幅を低下したい場合に有効です。実験の結果、フィードバック抵抗の最大値は2 k Ω でした。図29は、フィードバック抵抗とゲイン抵抗が共に2 k Ω で、ゲインが+2の時の周波数応答です。

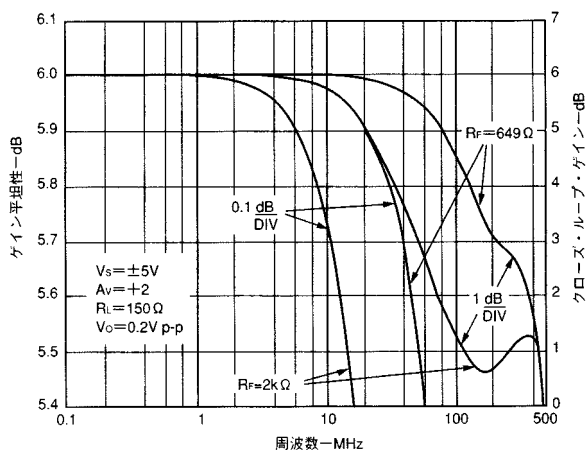


図29. 周波数応答と R_F

容量負荷をドライブ

オペアンプが容量負荷をドライブする場合、オペアンプの出力インピーダンスとコンデンサが形成する極による大きな位相シフトによって、ピーキングまたは発振が発生する可能性があります。図30の上部 ($R_S = 0 \Omega$) は、図31の回路に示す50 pFのコンデンサをドライブする際のAD8072/AD8073のアンプの出力です。

ピーキングの量は、コンデンサと直列に抵抗を配置することによって、著しく減少します。また図30の下部は、同じコンデンサを、25 Ω 抵抗を直列に配置してドライブしたものです。通常、この抵抗値は実験を行った上で決定します。容量負荷が数100 pFの場合、10 Ω から50 Ω の範囲の値となります。

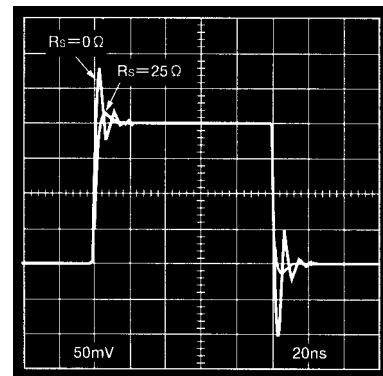


図30. 低容量をドライブ

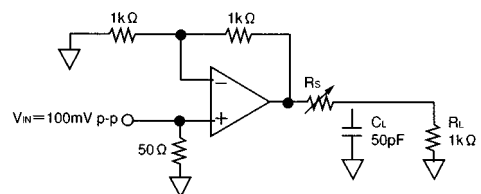


図31. 容量負荷ドライブ回路

AD8072/AD8073

クロストーク

内部のアンプ間のクロストークは、ドライブするアンプ、および何個のアンプをドライブするかによって異なります。この違いは、パッケージのピン配置とIC内部のレイアウトに関係があります。

表Iは、いろいろな状況下でのクロストークの結果(代表値)を示しています。

表I. AD8073JRクロストーク表 (dB)

	AD8073JR	受信アンプ		
		1	2	3
ドライブする アンプ	1	×	−60	−56
	2	−60	×	−60
	3	−54	−60	×
	全部	−53	−55	−54

条件

$V_S = \pm 5V$
 $R_F = 1\text{ k}\Omega$, $R_L = 150\Omega$
 $A_V = +2$
 $V_{OUT} = \text{ドライブするアンプで} 2V_{p-p}$

レイアウト上の考察

AD8072とAD8073の仕様に規定された高速性能を引き出すためには、基板レイアウトと部品選択に十分留意しなければなりません。適切なRF回路設計技術と低寄生容量の部品を選択することが基本です。

プリント回路基板は、低インピーダンスのグラウンドを設けるために、基板の部品面の未使用部分もすべてグラウンド面を設置して下さい。また浮遊容量を減らすために、入力ピンの近くにはグラウンド面を設けないで下さい。

電源バイパス処理にはチップ・コンデンサを使用して下さい。このコンデンサの一端をグラウンド面に接続し、残りの一端を電源ピンの1/8インチ(約3 mm)以内に配置して下さい。さらにこれと並列に大きな値(4.7 μF –10 μF)のタンタル電解コンデンサを配置して下さい。しかし電源ピンの近くに配置する必要はありません。高速に変化する信号に電流を供給するために、デバイスの出力ピンの近くに配置して下さい。

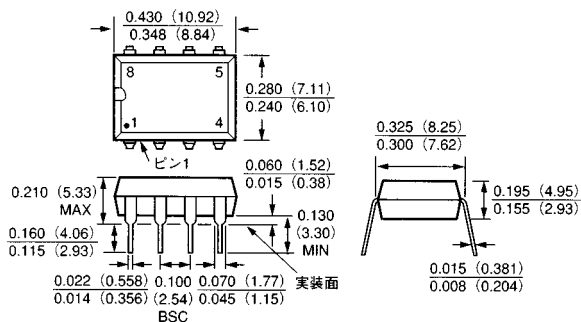
浮遊容量を抑えるために、フィードバック抵抗は反転入力ピンの近くに配置して下さい。反転入力上の容量が1 pF程度変化しても、高速性能に影響を与えます。

信号ラインが長い場合(約1インチ以上)、ストリップ・ライン技術を使用して下さい。これは、50 Ω または75 Ω のインピーダンス特性を持たせ、適切に終端するものです。

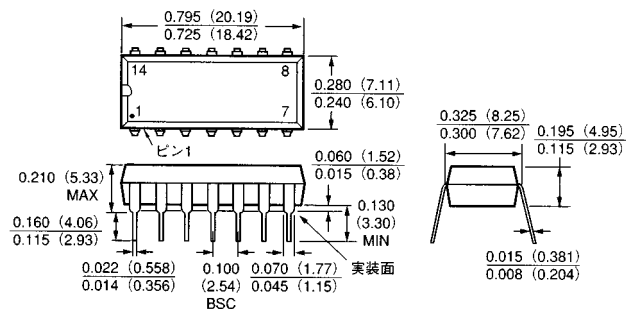
外形寸法

サイズはインチと (mm) で示します。

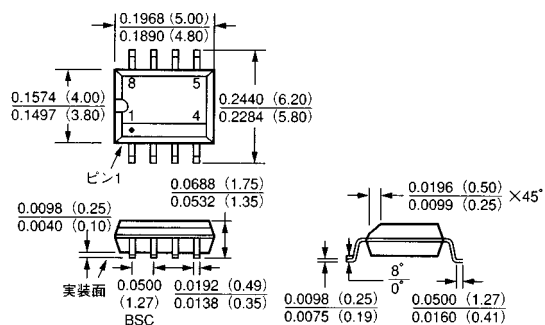
8ピン・プラスチックDIP
(N-8)



14ピン・プラスチックDIP
(N-14)



8ピン・プラスチックSOIC
(SO-8)



14ピン・SOIC
(R-14)

